

PAT-NO: JP408037276A  
DOCUMENT-IDENTIFIER: JP 08037276 A  
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE COMPOSITE  
LEAD FRAME  
PUBN-DATE: February 6, 1996  
INVENTOR-INFORMATION:  
NAME  
TANABE, SABURO  
INT-CL (IPC): H01L023/50

ABSTRACT:

PURPOSE: To prevent inner leads from getting out of place or being displaced by a method wherein an insulating adhesive tape is pasted on the one side of a lead frame covering the inner leads formed as connected to the periphery of a semiconductor chip mounting region and the semiconductor chip mounting region, and the tips of the inner leads are punched off together with the insulating adhesive tape by punching.

CONSTITUTION: An insulating adhesive tape 9 is pasted on the one side of a lead frame covering an inner leads 2 and a semiconductor chip mounting region 1. Then, the tips of the inner leads 2 are cut off from the semiconductor chip mounting region 1 by punching, the insulating tape 9 pasted on the lead frame is cut off concurrently, the tips of the inner leads 2 are formed, and a semiconductor chip mounting region 1 is removed by blanking. By this setup, the insulating adhesive tape 9 is cut off in alignment with the tips of the inner leads 2 and restrained from getting out of place together with the inner leads 2 and protruding into the semiconductor chip mounting region 1. Thus, a

lead frame with inner leads excellent in positional accuracy can be obtained.

COPYRIGHT: (C)1996, JPO

----- KWIC -----

Abstract Text - FPAR (1):

PURPOSE: To prevent inner leads from getting out of place or being displaced

by a method wherein an insulating adhesive tape is pasted on the one side of a

lead frame covering the inner leads formed as connected to the periphery of a

semiconductor chip mounting region and the semiconductor chip mounting region,

and the tips of the inner leads are punched off together with the insulating

adhesive tape by punching.

Abstract Text - FPAR (2):

CONSTITUTION: An insulating adhesive tape 9 is pasted on the one side of a

lead frame covering an inner leads 2 and a semiconductor chip mounting region

1. Then, the tips of the inner leads 2 are cut off from the semiconductor chip

mounting region 1 by punching, the insulating tape 9 pasted on the

lead frame

is cut off concurrently, the tips of the inner leads 2 are formed, and a

semiconductor chip mounting region 1 is removed by blanking. By this setup,

the insulating adhesive tape 9 is cut off in alignment with the tips of the

inner leads 2 and restrained from getting out of place together with the inner

leads 2 and protruding into the semiconductor chip mounting region 1.

Thus, a

lead frame with inner leads excellent in positional accuracy can be obtained.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-37276

(43) 公開日 平成8年(1996)2月6日

(51) Int.Cl.<sup>8</sup>

H 0 1 L 23/50

識別記号

Y

片内整理番号

F

F I

技術表示箇所

審査請求 未請求 請求項の数 2 F D (全 4 頁)

(21) 出願番号 特願平6-193738

(22) 出願日 平成6年(1994)7月25日

(71) 出願人 000144038

株式会社三井ハイテック

福岡県北九州市八幡西区小嶺2丁目10-1

(72) 発明者 田辺 三郎

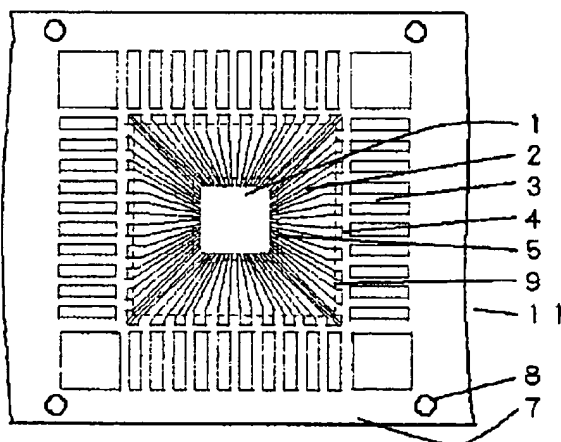
北九州市八幡西区小嶺2丁目10番1号 株式会社三井ハイテック内

(54) 【発明の名称】 半導体装置用複合リードフレームの製造方法

(57) 【要約】

【目的】 インナーリードに絶縁性接着テープを位置ズレなくきっちり貼着し、またリードに片寄りなどの変形が生ぜず短絡等の不都合がない絶縁性接着テープ付きの、また放熱板を設けた複合リードフレームを得る。

【構成】 半導体チップ設置領域の周りにインナーリードに続いてアウターリードが形成され、前記インナーリードの片面に絶縁性接着テープを貼着したリードフレームの製造方法において、前記半導体チップ設置領域外周に接続して形成したインナーリードから半導体チップ設置領域を含んで絶縁性接着テープを貼着し、前記インナーリードの先端と絶縁性接着テープを同時に打抜きする複合リードフレームの製造方法にある。さらに、インナーリードに枠状に抜き残し貼着した絶縁性接着テープを介して放熱板が前記半導体チップ設置領域を含んで設けられる半導体装置用複合リードフレームの製造方法である。



1

## 【特許請求の範囲】

【請求項1】 半導体チップ設置領域の周りにインナーリードに続いてアウターリードが形成され、前記インナーリードの片面に絶縁性接着テープを貼着したリードフレームの製造方法において、前記半導体チップ設置領域外周に接続して形成したインナーリードから半導体チップ設置領域を含む片面に絶縁性接着テープを貼着し、前記インナーリードの先端と絶縁性接着テープを同時に打抜き、半導体チップ設置領域を空所としていることを特徴とする半導体装置用複合リードフレームの製造方法。

【請求項2】 半導体チップ設置領域の周りに形成されたインナーリードに続いてアウターリードが形成され、前記インナーリードの片面に絶縁性接着テープを貼着したリードフレームの製造方法において、前記半導体チップ設置領域外周に接続して形成したインナーリードから半導体チップ設置領域を含む片面に絶縁性接着テープを貼着し、前記インナーリードの先端と絶縁性接着テープを同時に打抜き、半導体チップ設置領域を空所にし、インナーリードに枠状に抜き残した絶縁性接着テープを介して放熱板が前記半導体チップ設置領域を含んで設けられることを特徴とする半導体装置用複合リードフレームの製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はインナーリードの位置精度の優れた半導体装置用複合リードフレームの製造方法に関する。

【0002】

【従来の技術】半導体装置は、一般にリードフレームのパッドに半導体チップ（以下 チップという）を接着搭載し、チップ端子とインナーリードをボンディングワイヤーで接続し、樹脂等でインナーリード以内の部分パッケージし、当該パッケージから突出しているアウターリードを所定形状に成形して製造される。また、前記パッドに代えてリードフレームと別体に形成された半導体チップ設置板を、絶縁性接着テープ等で接合したものである。

【0003】半導体装置はメモリの高集積化、ロジックの多機能化が図られ、また小型にすることを要請されている。斯かることから入出力信号ピン数は多数となり、且つ、その間隔（ピッチ）は狭くなっている。

【0004】一方、半導体装置は信号処理速度の高速化を強く望まれ、高周波化した信号を処理することになり使用時において温度が上昇する。温度が高くなると半導体装置は機能性に悪影響を受けるので温度上昇を抑制する必要がある。

【0005】半導体装置の温度上昇を抑制する技術として、例えば特開昭62-84541号公報のように熱伝導度の高い銅や銅合金からなる放熱板をパッドの下方に設けるものがある。また、パッド部をリードフレームと

2

は別体の放熱板から作り、これをインナーリード部に絶縁性接着テープ等を介して接合するものがある。

【0006】リードフレームに放熱板あるいは別体のパッドを接合する際には、前述のように接着テープや接着剤が用いられるが、作業性や生産性の点から接着テープが多用される傾向にある。

【0007】前記接着テープは両面接着タイプで、リードパターンが完成されたリードフレームのインナーリード部に、当該インナーリード先端から後端を被うように枠状に打抜かれて貼着される。その後、該接着テープを介して放熱板を接合している。

【0008】

【この発明が解決しようとする課題】前記インナーリードへの接着テープの貼着では、リードフレームや接着テープの送りムラ、カット刃物の切れ味変動等から、位置ズレが生じ、例えば一方側はインナーリード先端より接着テープが出て、対向側は接着テープが引っ込むことがある。また、インナーリードの先端が片寄り状態で貼着されることがあり、酷いときには短絡する。さらに前記位置ズレでは前述のように接着テープがインナーリード先端より出るから、半導体チップ搭載平面広さが狭まり、可及的に大きなチップを搭載したい要求に適切に対応できない。

【0009】本発明は、インナーリードに絶縁性接着テープを位置ズレなくきっちり貼着し、半導体チップ搭載平面広さを狭めず、またインナーリードに片寄りなどの変形が生ぜず短絡等の不都合がない絶縁性接着テープ付き複合リードフレームを得ることを目的とする。さらに、絶縁性接着テープの他面に放熱板あるいはパッドを兼ねた放熱板を寸法精度よく設けた複合リードフレームを得ることを他の目的とする。

【0010】

【課題を解決するための手段】本発明の要旨は、半導体チップ設置領域の周りにインナーリードに続いてアウターリードが形成され、前記インナーリードの片面に絶縁性接着テープを貼着したリードフレームの製造方法において、半導体チップ設置領域外周に接続して形成した前記インナーリードから半導体チップ設置領域を含む片面に絶縁性接着テープを貼着し、インナーリードの先端と絶縁性接着テープを同時に打抜き、半導体チップ設置領域を空所にする半導体装置用複合リードフレームの製造方法にある。他の要旨は、前記インナーリードに貼着した絶縁性接着テープを介して放熱板が半導体チップ設置領域を含んで設けられる半導体装置用複合リードフレームの製造方法にある。

【0011】

【作用】本発明は、半導体チップ搭載領域外周に接続してインナーリードを形成し、該インナーリードから半導体チップ搭載領域を含んで片面に絶縁性接着テープを貼着して、リードの位置及びピッチを所望状態にてインナ

3

ーリードを固定し、その後、インナーリード先端を絶縁性接着テープと同時に打抜きするので、両者はともに直線的に抜かれ位置ズレやリードの短絡は生ぜず寸法精度がすぐれる。また前記接着テープがインナーリード先端より出ることがないので半導体チップ搭載平面広さが狭まらず、限度ギリギリまで活用でき大きなサイズのチップを搭載できる。

## 【0012】

【実施例】次に本発明について1実施例に基づき図面を参照して詳細に説明する。図面において、1は半導体チップ設置領域で、その外周に接続してインナーリード2が形成されている。3は前記インナーリード2に続けて形成されたアウターリード、4はダムバーである。これらのリードパターンはプレス法あるいはエッチング法のいずれでも形成できる。

【0013】5は前記インナーリード2の先端部の幅を拡げたコイニング箇所である。コイニングによりインナーリード2は微小ではあるが伸びるので、その変位を吸収するように図2に示す如く半導体チップ設置領域1の周縁になる部分とインナーリード2の先端接続部10間

【0014】7はサイドレールでガイドホール8が抜かれている。

【0015】9は絶縁性接着テープで、前記インナーリード2と半導体チップ設置領域1の片面を被って貼着される。この際、インナーリード2の先端は半導体チップ設置領域1の外周に、あるいは前記図2のように抜き孔6を設けたものでは先端接続部10に接続されているので、ねじれや片寄りなど変位することがない。

【0016】リードフレーム11の半導体チップ設置領域1に、チップを設置し半導体装置として機能させるには、インナーリード2同士は接続せずにそれぞれ電氣的に独立して、チップとボンディングワイヤー等で接続する必要がある。また、半導体装置は前述のように信号処理の高速化により温度が高まるので、放熱し温度上昇を抑制する必要がある。

【0017】そこで、インナーリード2先端と半導体チップ設置領域1の切り離し、及び貼着している絶縁性接着テープ9の切断を同時に行う。これより図3に示すようにインナーリード2は先端が形成され、半導体チップ設置領域1は抜き落とされ空所となる。また、絶縁性接着テープ9はインナーリード2先端の並びと同一に切ら

4

れ、インナーリード2との間で位置ズレがなく、前記空所になった半導体チップ設置領域1に絶縁性接着テープ9のはみ出しがない。

【0018】而して、インナーリード2は位置精度がすぐれ、絶縁性接着テープ9との位置ズレのない複合半導体装置用リードフレームが得られる。

【0019】また、図4に示すように前記インナーリード2に貼着した絶縁性接着テープ9を介して空所の半導体チップ設置領域1を含んで放熱板12が接合される。該放熱板12は半導体チップ設置板としても機能する。このようにして放熱板12を接合した位置精度のすぐれた複合リードフレームが得られる。

## 【0020】

【発明の効果】本発明は前述のようであるから、インナーリードは位置ズレや変位がなく寸法精度がすぐれ、もとより短絡することのない絶縁性接着テープを貼着した複合リードフレームが製造される。また、絶縁性接着テープとインナーリードは互いに位置ズレせず、半導体チップ設置領域が最大限広く使用できる等の効果がある。

## 【図面の簡単な説明】

【図1】本発明の1実施例におけるリードフレームを示す図。

【図2】本発明の1実施例において変わったリードフレームを示す図。

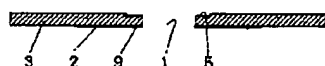
【図3】本発明の1実施例におけるリードフレームの側断面図。

【図4】本発明の他の実施例におけるリードフレームの側断面図。

## 【符号の説明】

- 1 半導体チップ設置領域
- 2 インナーリード
- 3 アウターリード
- 4 ダムバー
- 5 コイニング箇所
- 6 抜き孔
- 7 サイドレール
- 8 ガイドホール
- 9 絶縁性接着テープ
- 10 先端接続部
- 11 リードフレーム
- 12 放熱板

【図3】



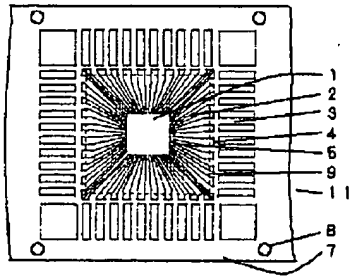
【図4】



(4)

特開平8-37276

【図1】



【図2】

